

**Przetwornik analogowo – cyfrowy typu FLASH i przetwornik  
cyfrowo – analogowy.**

Kajetan Staszkiwicz  
Marcin Wiatkowski  
Małgorzata Krakowian

## Spis treści

1. Wstęp teoretyczny.....	3
2. Opis układu ćwiczeniowego.....	4
2.1. Moduł komparatorów.....	4
2.2A. Transkoder „Ręcznie Programowana Pamięć Stała”.....	6
2.2B. Transkoder „Ręcznie Programowana Pamięć SRAM”.....	8
2.3. Przetwornik Cyfrowo – Analogowy.....	10
3. Wykonywanie ćwiczeń.....	11
3.1. Warunki eksploatacji układu.....	11
3.2. Opis stosowanych binarnych kodów numerycznych.....	14
3.3. Możliwości wykorzystania zestawu.....	15

## 1. Wstęp teoretyczny

Przetworniki A/C i C/A znajdują liczne zastosowania w dziedzinie przesyłu informacji między systemami analogowymi i cyfrowymi. Mogą operować sygnałami zarówno analogowymi (w których nośnikami informacji są wartość i znak napięcia, ew. prądu), jak i cyfrowymi (reprezentowanymi w postaci kodów binarnych). Umożliwiając wymianę informacji między urządzeniami pomiarowymi różnych typów i systemami komputerowymi przetworniki te stanowią łącznik między światem urządzeń analogowych a nowoczesnymi rozwiązaniami cyfrowymi. Znajdują szerokie zastosowania począwszy od domowych multimedii aż po ośrodki naukowe.

Liczne metody przetwarzania sygnału analogowego na jego reprezentację cyfrową można podzielić na **metody pośrednie** i **bezpośrednie**. W układach działających w oparciu o metody bezpośrednie wielkość przetwarzana od razu jest porównywana z wielkością odniesienia. Do grupy tej zalicza się przetworniki z bezpośrednim porównaniem oraz przetworniki kompensacyjne. W przypadku metod pośrednich najpierw zamienia się wielkość przetwarzaną na pewną wielkość pomocniczą (np. czas lub częstotliwość), która dopiero porównuje się z wielkością odniesienia. Zależnie od rodzaju wielkości pomocniczej wyróżnia się **metody częstotliwościowe** i **czasowe**.

Innym istotnym kryterium podziału jest czas przetwarzania sygnału. Pod tym względem metody przetwarzania można podzielić na **integracyjne** i **chwilowe**. Metody chwilowe dają wynik odpowiadający wartości sygnału w chwili czasu względem okresu przetwarzania. Na odwrót, rezultaty metod integracyjnych odpowiadają wartości sygnału średniej za okres integracji, który na ogół zajmuje znaczną część okresu przetwarzania.

Przetworniki A/C stosuje się do przetwarzania napięć stałych, jak również napięć zmieniających się w czasie. W tym przypadku pobieranie i przetwarzanie próbek napięcia odbywa się w zadanych chwilach czasu, na ogół okresowo z pewną częstotliwością, zwaną częstotliwością próbkowania. Podczas trwania konwersji w przetworniku wartość sygnału wejściowego może ulec zmianom, wskutek czego pojawia się pewien błąd. Wartość tego błędu zależy od wzajemnej relacji szybkości zmian sygnału i szybkości przetwarzania.

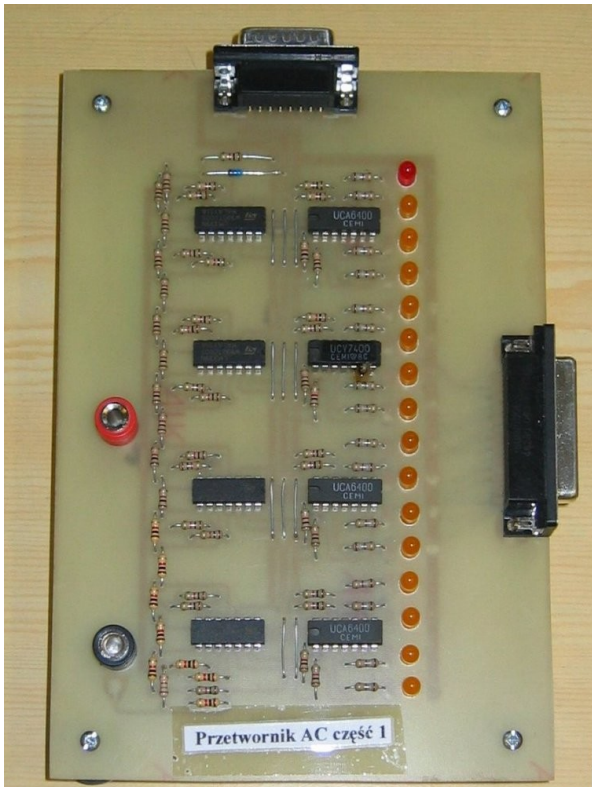
Istnieje fizyczne ograniczenie minimalnej częstotliwości próbkowania zapewniającej pełne odtworzenie sygnału analogowego z uzyskanej reprezentacji cyfrowej. Zgodnie z tzw. **prawem próbkowania** (C. Shannon, W. Kotelnikow) informację zawartą w sygnale ciągłym zmieniającym się w czasie można wiernie wyrazić za pomocą kolejnych próbek cyfrowych jego wartości, jeżeli częstotliwość próbkowania  $f_s$  jest co najmniej dwukrotnie większa od maksymalnej częstotliwości  $f_{max}$  występującej w widmie sygnału:

$$f_s \geq 2f_{xmax}$$

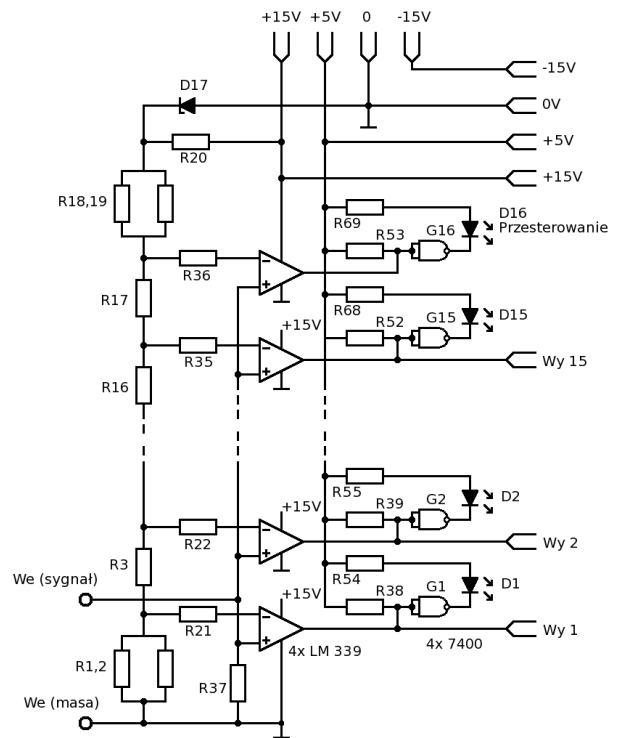
## 2. Opis układu ćwiczeniowego.

Omawiany w niniejszym opracowaniu przetwornik analogowo-cyfrowy stanowi układ typu FLASH opierający się na bezpośrednim i chwilowym pomiarze napięcia wejściowego. W skład przetwornika A/C wchodzi blok komparatorów (płytką 1) oraz blok kombinacyjny (do wyboru: Ręcznie Programowana Pamięć Stała – płytką 2A oraz Ręcznie Programowana Pamięć SRAM – płytką 2B). Do zestawu dołączony jest również przetwornik C/A (płytką 3).

### 2.1. Moduł komparatorów



Ilustracja 1: Zdjęcie modułu przetwornika A/C



Ilustracja 2: Schemat ideowy przetwornika A/C

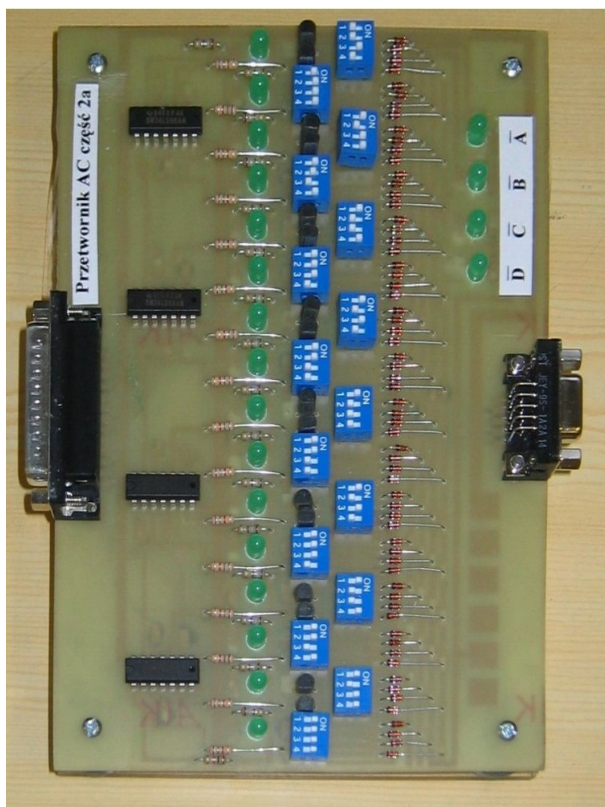
Zadaniem pierwszego modułu jest przetworzenie sygnału analogowego (napięcia) na wstępną, niezakodowaną jeszcze w pożądany sposób postać cyfrową. Główny element funkcyjny tego bloku stanowi szesnaście komparatorów (LM339) oraz drabinka rezystorowa (R1...R19) zasilana ze źródła odniesienia (dioda Zenera D17 i rezystor R20). Z punktów łączeń rezystorów drabinki pobierane są napięcia z przedziału 0-10 V podawane następnie na ujemne wejścia komparatorów. Wejścia dodatnie wszystkich komparatorów podłączone są do wejścia sygnałowego modułu. Sygnalizacja pracy odbywa się przy użyciu diod LED (D1...D16).

Istota działania bloku polega na załączaniu kolejnych komparatorów w miarę wzrostu napięcia wejściowego (i przekraczania przez nie poziomów napięć otrzymywanych z drabinki rezystorowej). Komparatory posiadają wyjścia typu "otwarty kolektor" podciągane do stanu jedynek logicznej przez rezystory R38...R53. Dla zapewnienia prawidłowej sygnalizacji diody LED (D1...D16) poprzedzone są inwerterami logicznymi w postaci bramek NAND o zwartych wejściach.

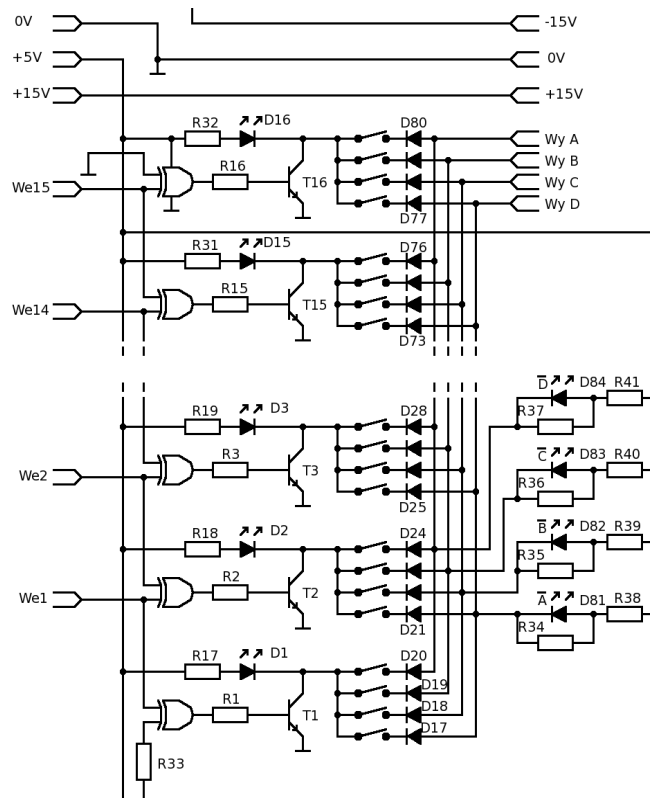
Na wyjściu układu wynik reprezentowany jest przez kod składający się z ciągu logicznych jedynek i zer. Ilość ustawionych jedynek reprezentuje wartość napięcia podawanego do przetwornika. Kod ten dalej nazywany będzie „kodem linijkowym”, tzn. napięciu 0 V odpowiada

brak aktywnych linii wyjściowych, natomiast w miarę wzrostu napięcia wejściowego kolejne linie wyjściowe przechodzą w wysoki stan logiczny. Powyżej poziomu 10 V aktywne są zawsze wszystkie wyjścia, a ponadto zapala się kontrolka przekroczenia zakresu (ostatni komparator i dioda LED D16).

## 2.2A. Transkoder „Ręcznie Programowana Pamięć Stała”



Ilustracja 4: Zdjęcie transkodera „Ręcznie Programowana Pamięć Stała”



Ilustracja 3: Schemat ideowy transkodera „Ręcznie Programowana Pamięć Stała”

Blok ten składa się z dwóch modułów funkcjonalnych: zespołu bramek Ex-OR oraz zespołu diod i przełączników (*dip-switch'y*) i działa dwuetapowo: najpierw kod „linijkowy” jest przetwarzany na kod „1 z 16”, który następnie jest przetwarzany na zadany przełącznikami kod binarny.

Bramki Ex-OR odpowiadają za zamianę kodu „linijkowego” na binarny kod „1 z 16”. Do każdej (z wyjątkiem pierwszej i ostatniej) bramki dochodzą dwie linie kodu „linijkowego”, tak że  $n$ -ta bramka spina  $n-1$  i  $n$ -tą linie kodu, a każda linia kodu wchodzi na wejścia dwóch sąsiednich bramek. Ostatnia bramka ma jedno z wejść podpięte do masy, natomiast pierwsza – do napięcia +5 V. Do wyjść bramek podłączone są tranzystory T1...T16 stanowiące klucze o otwartym kolektorze. Rezystory R17...R32 i diody LED D1...D16 podciągają klucze do stanów jedynek logicznych.

Działanie bramki Ex-OR		
we. A	we. B	wyjście
0	0	0
0	1	1
1	0	1
1	1	0

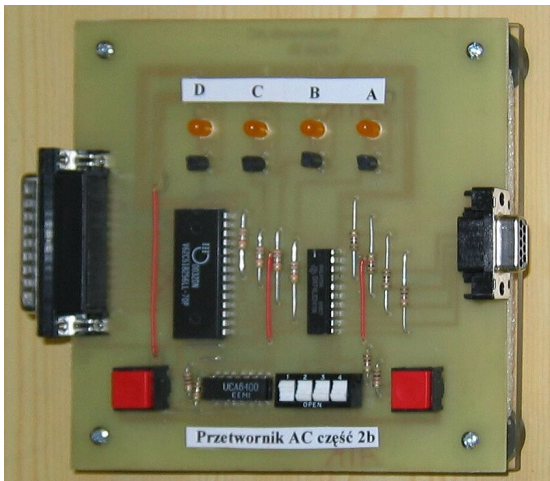
Z kolei stan logiczny dowolnej bramki Ex-OR można - przy użyciu zespołów *dip-switch'y* oraz diod wyprowadzić na dowolną z czterech linii wyjściowych. Stany logiczne linii wyjściowych

sygnalizują podłączone do nich kontrolne diody LED D81...D84 (uwaga: diody te pokazują **negację** faktycznych stanów!). Załączone *dip-switch*'e powodują wystawienie na liniach wyjściowych logicznego zera, za podciąganie do logicznej jedynki odpowiadają kontrolne diody LED wraz z rezystorami R34...R41.

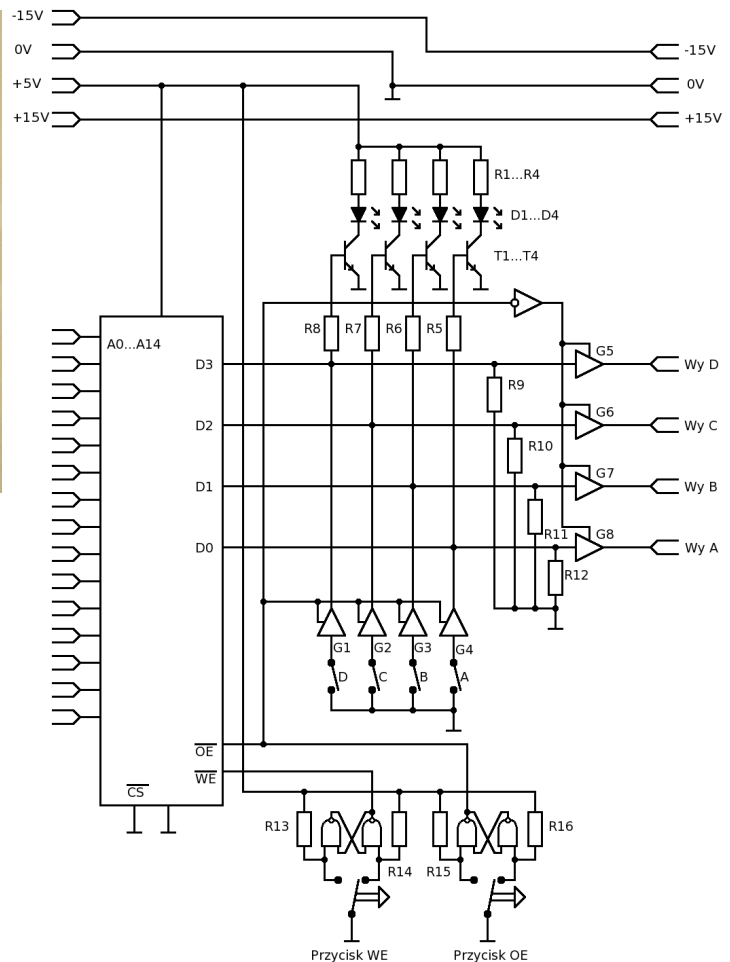
W taki sposób, dzięki właściwym ustawieniom *dip-switch*'y, daje się na liniach wyjściowych modułu uzyskać dowolny z kodów binarnych (np. kod Greya lub naturalny kod binarny).

## 2.2B. Transkoder „Ręcznie Programowana Pamięć SRAM”

W tym bloku rolę układu kombinacyjnego pełni układ scalony pamięci SRAM (typu 62256). Układ posiada 15 linii adresowych oraz 8 linii danych. Linie adresowe sterowane są kodem „linijkowym” z modułu przetwornika A/C. Można (i należy) zaprogramować pamięć, by na tak podawane adresy reagowała wystawiając na liniach danych pożądany kod.



Ilustracja 6: Zdjęcie transkodera "Ręcznie Programowana Pamięć SRAM"



Ilustracja 5: Schemat ideowy transkodera "Ręcznie Programowana Pamięć SRAM"

Blok wyposażony jest w dwa przyciski programowania. Przycisk OE (Output Enable) odpowiada za:

- przełączanie układu pamięci SRAM między trybem odczytu danych, a trybem gotowości do zapisu
- otwieranie/zamykanie buforów G1..G4 łączących przełączniki programujące z liniami danych,
- otwieranie/zamykanie buforów G5..G8 łączących linie danych z gniazdem wyjściowym bloku.

Przycisk WE (Write Enable) powoduje zapamiętanie w pamięci SRAM kodu ustawionego na liniach danych.

Z uwagi na niepożądane efekty wywoływane drganiem styków każdy z przycisków jest



odseparowany od reszty bloku przerzutnikiem RS.

Za przełączanie linii danych układu pamięci między wyjściem układu, a przełącznikami programującymi odpowiadają bufor. Jeden zestaw buforów (G5...G8) odpowiada za przesyłanie sygnału z linii danych na wyjście układu, drugi zaś (G1...G4) za przesyłanie sygnału z przełączników programujących do linii danych. Obydwa zestawy buforów są sterowane z przełącznika R/W: bufor wyjściowy przez inwerter stanów logicznych, zaś bufor przełączników bezpośrednio.

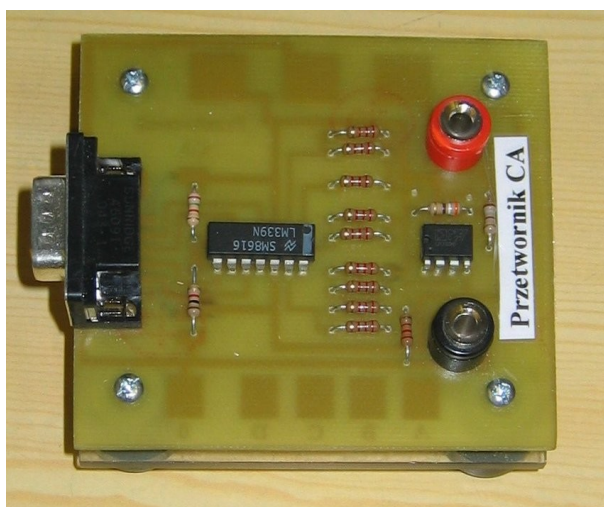
Gdy żaden z przycisków nie jest naciśnięty, układ znajduje się w następującym stanie:

- linia WE pamięci SRAM znajduje się w wysokim stanie logicznym, układ nie zapisuje danych
- linia OE pamięci SRAM znajduje się w niskim stanie logicznym, linie danych zawierają dane z komórek pamięci (możliwy jest ich odczyt)
- bufor przy przełącznikach programowania (G1...G4) są w stanie wysokiej impedancji, nie przekazują danych z przełączników na linie danych
- bufor przy gnieździe wyjściowym (G5...G8) są w trybie przepuszczania stanów logicznych, dane z linii danych układu pamięci wystawiane są na gniazdo wyjściowe płytki

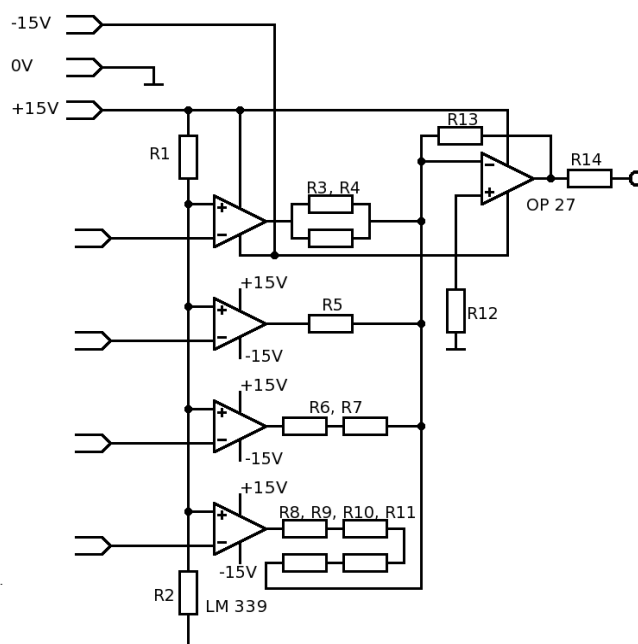
Oczywiście na płycie znajdują się też diody LED D1...D4 umożliwiające wgląd w programowane kody binarne. Godnym uwagi jest fakt, iż pamięć SRAM jest pamięcią ulotną i wraz z zanikiem napięcia zasilającego gubi zapisane dane.

Uwaga: adresowanie podczas programowania wymaga podawania do przetwornika A/C napięcia o zmiennym poziomie (dokładny opis programowania znajduje się w rozdziale o wykonywaniu ćwiczeń).

## 2.3. Przetwornik Cyfrowo – Analogowy



Ilustracja 8: Zdjęcie płytki przetwornika C/A



Ilustracja 7: Schemat ideowy przetwornika C/A

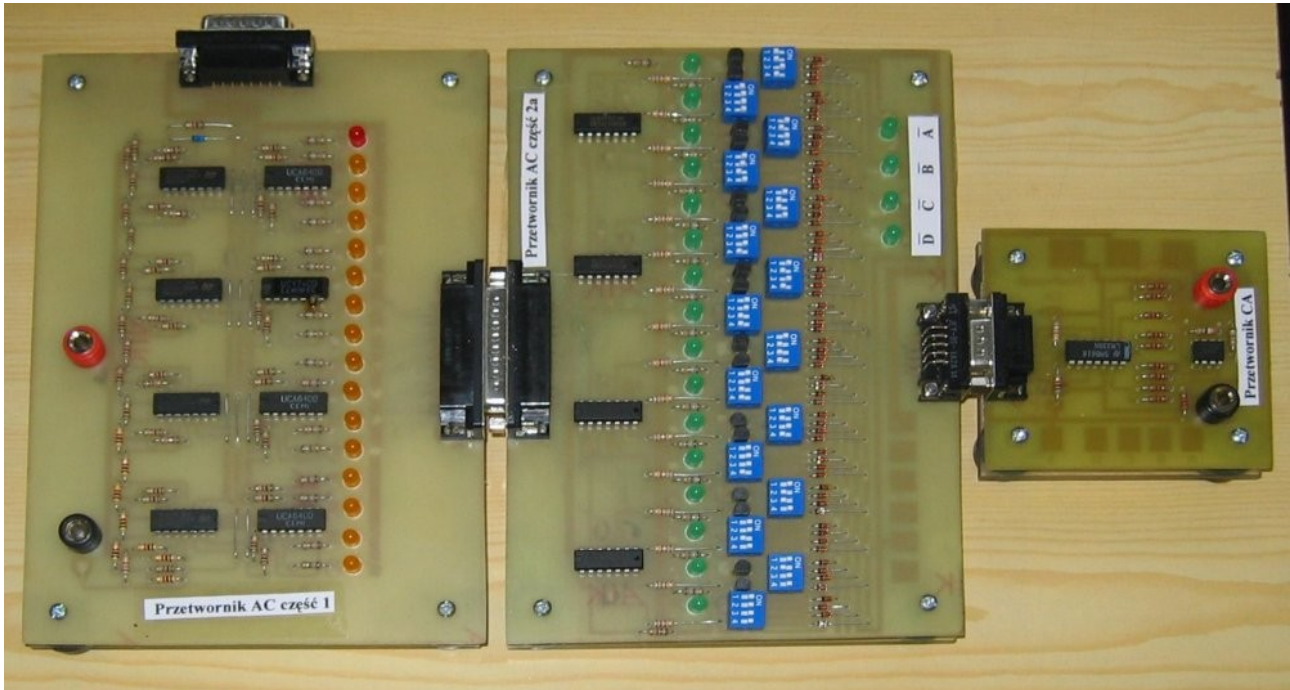
Blok ten zbudowany jest na bazie wzmacniacza operacyjnego OP27 wykorzystanego w trybie sumatora napięć.

Każda z czterech linii wejścia sygnału cyfrowego połączona jest z komparatorem, którego drugie wejścieysterowane jest z dzielnika rezystorowego R1, R2. Dzięki temu komparatory są w stanie wykrywać stany logiczne odpowiadające logice TTL (około 1,3V). Wyjścia komparatorów obciążone są rezystancjami z szeregu potęg dwójki (kolejno: 1,1 k $\Omega$ , 2,2 k $\Omega$ , 4,4 k $\Omega$  oraz 8,8 k $\Omega$ ). Wszystkie rezystory podłączone są do wejścia odwracającego wzmacniacza. Rezystor R13 zapewnia potrzebne do poprawnej pracy układu ujemne sprzężenie zwrotne. Zasilające układ napięcie -15V jest zarazem napięciem referencyjnym. Dodatkowy rezystor R14 o wartości 180 $\Omega$  wpięty na wyjściu sumatora napięć zabezpiecza go przed zwarcieniem.

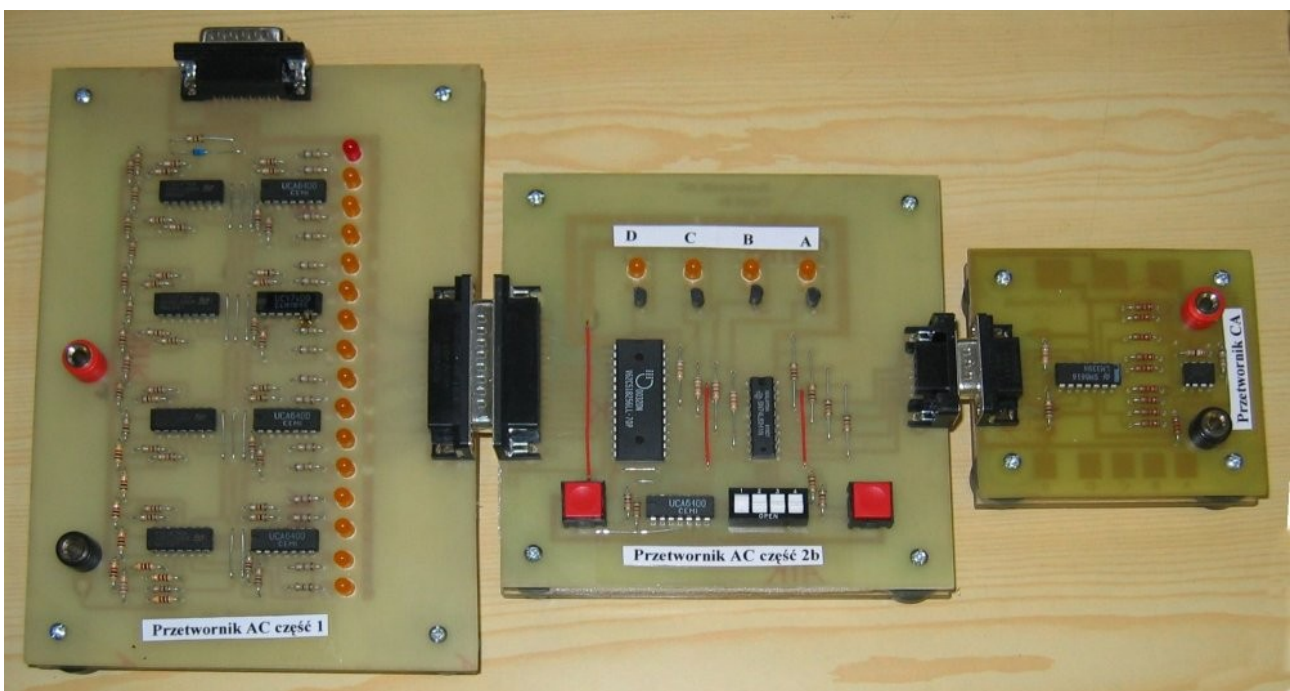
### 3. Wykonywanie ćwiczeń

#### 3.1. Warunki eksploatacji układu

Wszystkie moduły wyposażone są we wtyki i gniazda umożliwiające łączenie ich w odpowiedniej kolejności. Prawidłowo złożony układ składa się z trzech modułów. Istnieją dwa warianty montażu ze względu na istnienie dwóch modułów kombinacyjnych



Ilustracja 9: Zmontowany układ z transkoderem na pamięci stałej

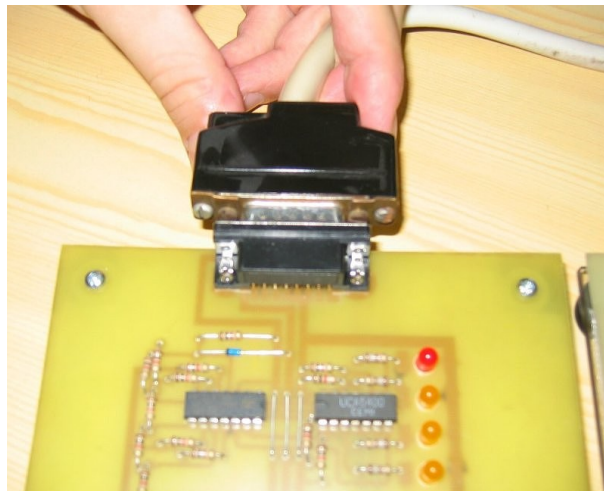


Ilustracja 10: Zmontowany układ z transkoderem na pamięci SRAM

Zasilanie układu doprowadza się do modułu przetwornika A/C, która przez złącza przekazuje je do kolejnych płytek. Układ jest przystosowany do współpracy z zasilaczami dostępnymi na pracowniach IF UJ.



*Ilustracja 11: Gniazdko zasilania na płycie przetwornika A/C i wtyk zasilacza*



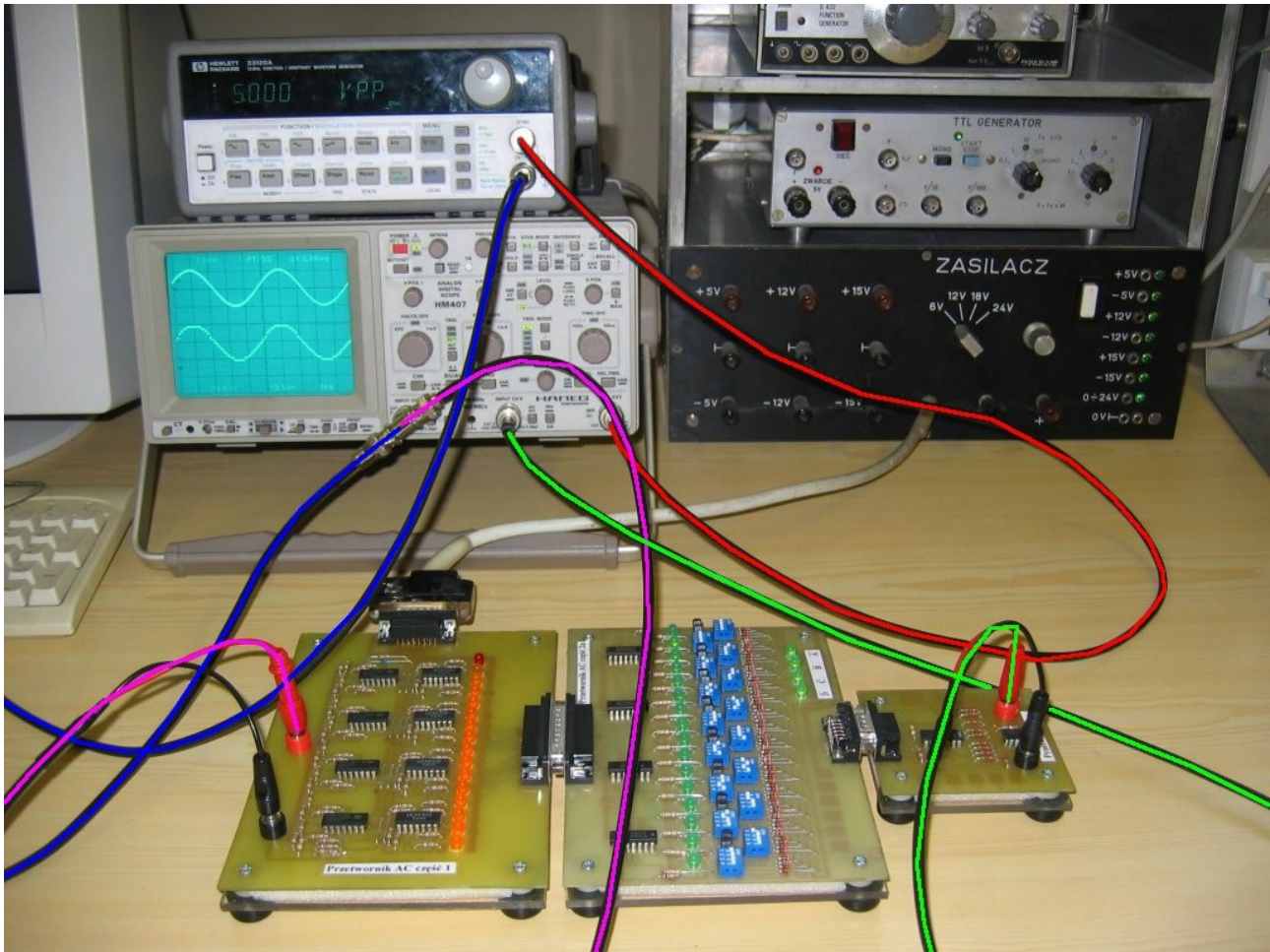
*Ilustracja 12: Prawidłowo podpięte zasilanie*



*Ilustracja 13: Próba nieprawidłowego włożenia wtyczki zasilacza*

W celu przeprowadzenia demonstracji działania układu (kolory w opisie odnoszą się do ilustracji 14) należy :

- podłączyć wyjście generatora funkcyjnego przy użyciu trójkąta do kanału 1 oscyloskopu (połączenie niebieskie) oraz do wejścia modułu komparatorów (przetwornika A/C) (połączenie fioletowe). Zwrócić uwagę na poprawną polaryzację sygnału
- podłączyć wyjście modułu przetwornika C/A do kanału 2 oscyloskopu (połączenie zielone)
- połączyć wyjście synchronizacji generatora funkcyjnego z wejściem synchronizacji oscyloskopu (połączenie czerwone)
- używając nastaw „amplituda” i „offset” generatora ustawić go do generowania sygnału o napięciu 0-10V i częstotliwości najwyżej kilkuset Hz (nastawa „częstotliwość”)



Ilustracja 14: Zdjęcie prawidłowo zmontowanego układu (wersja z transkoderem pamięci stałej). Dla ułatwienia pokolorowano przewody łączące moduły przetwornika z osprzętem w pracowni.

Przy korzystaniu z transkodera przełącznikowego należy pamiętać o jego dużej bezwładności czasowej i nie przetwarzać sygnałów o częstotliwości przekraczającej kilkaset Hz.

Moduł transkodera SRAM przed rozpoczęciem przetwarzania sygnałów należy zaprogramować. W tym celu należy ustawić żądane poziomy napięcie przy użyciu np. potencjometru (nie generatora funkcyjnego!). Styk suwaka potencjometru winien być podpięty do wejścia przetwornika A/C, zaś styki końcowe – do napięć -5V i +12V uzyskanych z zasilacza dostępnego na pracowni (wybrane wartości umożliwią uzyskanie napięć wyjściowych z przedziału 0-10V bez względu na możliwe uszkodzenia potencjometru na krańcach przedziału pracy). Po ustaleniu żądanego poziomu napięcia (jego wartość należy odczytać z „kodu linijkowego” na diodach kontrolnych modułu przetwornika A/C) należy nacisnąć i przytrzymać przycisk OE (doprowadzi to kod binarny z przełączników do linii danych układu SRAM), nastawić przełącznikami odpowiednią wartość kodu binarnego, nacisnąć i puścić przycisk WE, po czym zwolnić przycisk OE. Czynność należy powtórzyć dla każdego napięcia z przedziału 0-10V kontrolując wskazania samego przetwornika A/C.

### 3.2. Opis stosowanych binarnych kodów numerycznych.

Kod „1 z 16” jest prostym kodem, który wymaga szesnastu bitów reprezentujących kolejne liczby. W dowolnej chwili aktywny jest dokładnie jeden bit, którego położenie reprezentuje liczbę. Kod ten cechuje się dużą nadmiarowością i w omawianym układzie pełni tylko pośrednią rolę w transkoderze ręcznie programowanym.

Kod Graya gwarantuje, że przejścia między dowolnymi sąsiednimi liczbami będą realizowane przez zmianę na jednym i tylko jednym bicie. Dzięki temu jest on odporny na błędy powstające przy dekodowaniu sąsiednich wartości i nadaje się do konstruowania tarcz i linijek kodowych.

naturalny binarny	dziesiętny	Graya	Kod „1 z 16”	„kod linijkowy”
0000	0	0000	0000000000000001	0000000000000000
0001	1	0001	0000000000000010	0000000000000001
0010	2	0011	0000000000000100	0000000000000011
0011	3	0010	0000000000001000	0000000000000111
0100	4	0110	0000000000100000	0000000000011111
0101	5	0111	0000000001000000	0000000001111111
0110	6	0101	0000000010000000	0000000011111111
0111	7	0100	0000000100000000	0000000111111111
1000	8	1100	0000001000000000	0000001111111111
1001	9	1101	0000010000000000	0000011111111111
1010	10	1111	0000100000000000	0000111111111111
1011	11	1110	0001000000000000	0001111111111111
1100	12	1010	0010000000000000	0011111111111111
1101	13	1011	0010000000000000	0011111111111111
1110	14	1001	0100000000000000	0111111111111111
1111	15	1000	1000000000000000	1111111111111111

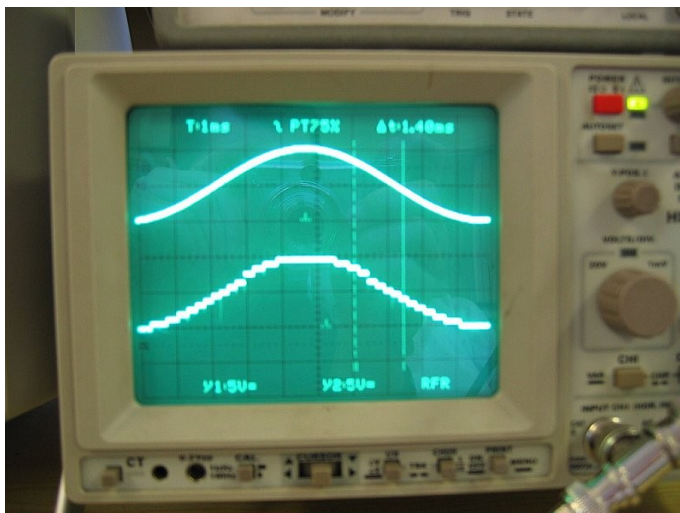
Czterobitowe wartości kodów Graya i naturalnego binarnego, kod pozycyjny o podstawie 10, kod „1 z 16” oraz kod „linijkowy”.

**Uwaga!** Dołączony do zestawu przetwornik C/A jest zaprojektowany do pracy tylko i wyłącznie z naturalnym kodem binarnym. Tylko zaprogramowanie takiego kodu w transkoderze umożliwi odzyskanie na wyjściu sygnału identycznego z wejściowym.

### 3.3. Możliwości wykorzystania zestawu.

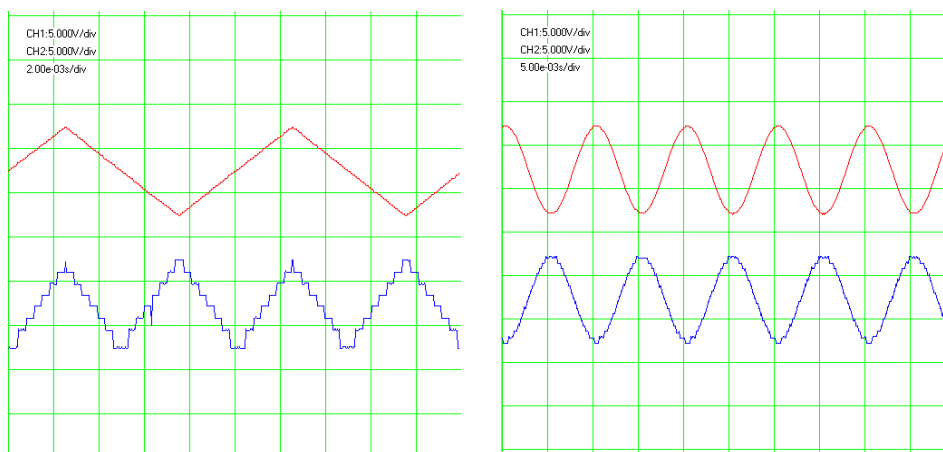
Oprócz programowania typowych kodów binarnych transkodery mogą zostać wykorzystane do modyfikowania przetwarzanego sygnału. Przez odpowiednie zaprogramowanie możliwe są takie operacje, jak:

- odwracanie fazy sygnału,
- zmiana częstotliwości sygnału,
- modyfikacja kształtu funkcji sygnału (np. zamiana trójkąta na sinus)



Ilustracja 15: Zdjęcie ekranu oscyloskopu. Kanał 1 (u góry) przedstawia sygnał z generatora sygnałowego - jest to przebieg sinusoidalny. Kanał 2 (u dołu) przedstawia sygnał przetworzony przetwornikiem A/C, a następnie C/A. Wyraźnie widoczna jest ograniczona rozdzielczość 4-bitowego przetwornika.

Szczególnie bogate walory dydaktyczne niesie dostrajanie „na żywo” płytki transkodera programowanego przełącznikami, tzn. nastawianie *dip-switch*’y w trakcie pracy układu, gdy sygnał wejściowy podawany jest z generatora funkcyjnego.



Ilustracja 16: Przykłady modyfikacji sygnału na transkoderze: podwojenie częstotliwości oraz odwrócenie fazy sygnału o 180°.